

<https://doi.org/10.31891/2219-9365-2026-85-5>

УДК 004.052

БАБЕШКО Євген

Національний аерокосмічний університет «Харківський авіаційний інститут»

<https://orcid.org/0000-0002-0244-1657>

e-mail: e.babeshko@csn.khai.edu

ПАНАРІН Артем

Науково-виробниче підприємство «Радій»

<https://orcid.org/0000-0003-1376-8425>

e-mail: a.panarin@radiy.com

МЕТОД ТА ЗАСОБИ ДИВЕРСНОЇ СИНХРОНІЗАЦІЇ ТА РЕАЛІЗАЦІЇ ЕЛЕКТРОННИХ ПРОЄКТІВ ДЛЯ СИСТЕМ БЕЗПЕКИ АЕС НА FPGA ПЛАТФОРМАХ

У роботі представлено реалізацію функційної диверсності в цифрових системах керування на базі ПЛІС, орієнтованих на використання в інформаційно-керуючих системах безпеки критичних об'єктів, зокрема атомних електростанцій. Основну увагу приділено практичному впровадженню диверсної синхронізації. Запропоновано модель, що дозволяє зменшити пікову активність перемикачів логіки, знизити енергоспоживання та підвищити стійкість до синхронних відмов і відмов за спільною причиною. Розроблені підходи реалізовані в модулях на базі ПЛІС, що мають підтверджену відповідність міжнародним стандартам сертифікації. Отримані результати демонструють ефективність і масштабованість запропонованих підходів для побудови надійних цифрових архітектур із підвищеною стійкістю до корельованих відмов.

Ключові слова: диверсність; ПЛІС; системи безпеки АЕС; відмова за спільною причиною; функційна безпечність

BABESHKO Ievgen

National Aerospace University "Kharkiv Aviation Institute"

PANARIN Artem

Research and Production Corporation "Radiy"

METHODS AND MEANS OF DIVERSE SYNCHRONIZATION AND ELECTRONIC PROJECTS FOR FPGA-BASED PLATFORMS OF NPP SAFETY SYSTEMS

Modern nuclear power plants require extremely high levels of reliability and functional safety from digital instrumentation and control systems, particularly those implemented on FPGA platforms. A critical challenge for such systems is the mitigation of common-cause failures, which may arise due to synchronous switching activity, electromagnetic disturbances, power supply transients, or design-level correlations between identical functional channels. Traditional diversity techniques based on hardware redundancy or component heterogeneity are often insufficient for programmable logic devices, where identical timing behavior and shared clock domains can lead to correlated faults.

This paper proposes methods and practical means of diverse synchronization for FPGA-based safety-critical systems. The approach is based on intentional phase shifting of functionally equivalent processing channels and clustering of logic blocks to achieve temporal decorrelation of switching activity. A multiclock clock-phase model is developed that enables controlled distribution of logic transitions across clock cycles, thereby reducing peak switching activity, lowering dynamic power consumption, and increasing tolerance to synchronous disturbances. The methodology includes analysis of switching diagrams, identification of peak load intervals, determination of optimal phase offsets under real-time constraints, and iterative simulation of clustered execution schedules.

Quantitative evaluation using switching activity metrics demonstrates a significant reduction of peak simultaneous transitions and an overall decrease in logic activity, confirming the effectiveness of the proposed technique. The study also introduces additional FPGA-oriented diversity mechanisms, including structural placement diversity, timing-path diversity through synthesis constraints, and functional diversity of checksum computation modules. These measures collectively provide a transition from passive redundancy to an active diversity strategy aimed at minimizing correlated risks.

The proposed solutions have been implemented in certified FPGA modules intended for nuclear power plant safety systems and validated against relevant international standards. The results confirm the scalability, practical applicability, and regulatory relevance of the developed methods for safety-critical digital architectures. The approach can be extended to other high-integrity domains such as energy, transportation, aviation, and industrial automation, where predictable behavior and resistance to common-cause failures are essential.

Keywords: diversity; FPGA-based systems; nuclear power plant safety systems; common-cause failure; functional safety

Стаття надійшла до редакції / Received 14.01.2026

Прийнята до друку / Accepted 20.02.2026

Опубліковано / Published 05.03.2026



This is an Open Access article distributed under the terms of the [Creative Commons CC-BY 4.0](https://creativecommons.org/licenses/by/4.0/)

© Бабешко Євген, Панарін Артем

ПОСТАНОВКА ПРОБЛЕМИ У ЗАГАЛЬНОМУ ВИГЛЯДІ ТА ЇЇ ЗВ'ЯЗОК ІЗ ВАЖЛИВИМИ НАУКОВИМИ ЧИ ПРАКТИЧНИМИ ЗАВДАННЯМИ

Сучасні атомні електростанції (АЕС) вимагають надвисокого рівня надійності та функційної безпечності від інформаційно-керуючих систем (ІКС), які забезпечують керування, діагностику та аварійне відключення технологічного обладнання. У зв'язку з постійним зростанням складності архітектури таких

систем, особливого значення набуває використання технологій програмованих логічних інтегральних схем (ПЛІС), які дозволяють реалізувати високопродуктивні, адаптивні та повторно конфігуровані рішення.

Разом із тим, зростає актуальність проблеми відмов за загальною причиною – ситуацій, коли однотипні канали або модулі системи безпеки можуть одночасно втратити працездатність внаслідок однакового фізичного або логічного впливу. Класичні підходи до диверсифікації, зокрема застосування різних типів компонентів, мікросхем або каналів керування, хоча й залишаються дієвими, виявляються недостатніми для забезпечення високого рівня захищеності при використанні програмованих схем.

З урахуванням специфіки архітектури ПЛІС та характеру функціонування логічних елементів, виникає потреба у впровадженні нових типів диверсності, зокрема диверсної синхронізації – шляхом впровадження зсувів фаз декількох функцій (каналів) відносно один одного, що дозволяє зменшити пікове енергонавантаження та знизити ризик завад.

Запропонований метод розглядається як логічне розширення парадигми багатoversійного дублювання, що базується не лише на функцій відмінності каналів, а й на глибокій часовій та структурній декореляції функційно еквівалентних обчислювальних маршрутів. Це дозволяє зменшити ймовірність одночасної відмови логічних елементів у критичних умовах експлуатації та підвищити загальну стійкість систем до дестабілізуючих факторів.

АНАЛІЗ ДОСЛІДЖЕНЬ ТА ПУБЛІКАЦІЙ

У системах безпеки атомних електростанцій забезпечення стійкості до відмов, спричинених спільними причинами, має критично важливе значення [1,2]. До таких причин належать електромагнітні завади, імпульсні перевантаження, радіаційне ушкодження логічних елементів або помилки синхронізації, які можуть одночасно впливати на декілька елементів системи. Коли архітектура системи базується на ідентичних логічних структурах із однаковими часовими характеристиками, ймовірність одночасних відмов компонентів суттєво зростає. У наших попередніх роботах [3,4] було запропоновано класифікатор диверсності, що розширює ієрархію типів і підтипів диверсності для ІКС, побудованих на платформах ПЛІС.

Сучасна практика реалізації систем безпеки на базі ПЛІС здебільшого зосереджена на традиційних підходах до підвищення надійності, таких як резервування, фізичне розділення компонентів або диверсність інтегральних схем. Також розглядаються процеси забезпечення диверсності під час проектування систем на ПЛІС. Наприклад, у [5] було розглянуто два типи диверсності: різноманітність професійного досвіду інспекторів вимог і різноманітність методів виявлення дефектів.

Технічні рекомендації щодо аналізу та впровадження диверсності в ІКС наведено в NUREG/CR-7007 [6] та низці нещодавніх досліджень. У [7] описано класифікацію версійного резервування за NUREG/CR-7007 та метод оцінювання диверсності. У [8] наведено приклади досліджень, у яких диверсність аналізується поряд з іншими властивостями глибокоєшелонованого захисту.

У [9] запропоновано метод системно-теоретичного аналізу небезпек із керуванням резервуванням, який спеціально орієнтований на проекти з використанням диверсних реалізацій для зниження ймовірності відмов зі спільної причини. На доповнення до цього підходу в [10] представлено структуровану концепцію захисту від відмов зі спільної причини з акцентом на стратегічному використанні диверсності. Крім того, у [11] диверсність застосовується для вимірювання інваріантів з метою забезпечення незалежної верифікації програмного забезпечення, критичного до безпеки, та оцінювання прихованих дефектів. Сукупно ці дослідження демонструють, що орієнтоване на диверсність проектування й аналіз є ефективними стратегіями підвищення стійкості систем керування та контролю, критичних до безпеки, на атомних електростанціях.

Однак ці підходи не враховують ключову експлуатаційну характеристику систем на базі ПЛІС – одночасне перемикання великої кількості логічних елементів, керованих спільним тактовим сигналом.

Це явище призводить до так званих пікових навантажень – перехідних станів, у яких значна частина логіки перемикається одночасно, що спричиняє:

- локальне зростання споживання потужності;
- виникнення перехідних збурень напруги в системі живлення;
- накопичення гармонік, які можуть викликати хибне спрацювання інших модулів;
- зниження стійкості до зовнішніх завад і підвищення ймовірності експлуатаційних відмов.

Водночас засоби компіляції та автоматичної оптимізації для ПЛІС (наприклад, у середовищі Quartus IDE [12]) не гарантують достатньої диверсності логічного представлення проекту в різних каналах без застосування спеціальних заходів. У цьому контексті виникає очевидна потреба в системному підході до керованої диверсності, який включає:

- зсув фаз активації окремих логічних блоків;
- декомпозицію функцій на незалежні кластери з десинхронізованим виконанням;
- застосування альтернативних маршрутів прокладання сигналів;
- реалізацію логічної та часової невідповідності функціонально еквівалентних каналів.

Зазначені методи забезпечують перехід від пасивної диверсності до активної стратегії мінімізації корельованих ризиків на основі керованих фазових зсувів і незалежної поведінки функціональних модулів.

Мотивація розроблення нових методів також зумовлена необхідністю:

- зниження витрат на випробування та сертифікацію шляхом гнучкого синтезу з гарантованими відмінностями проєктів;
- підвищення довіри регуляторних органів до функційної безпеки;
- розширення сфер застосування ПЛІС в системах із високими вимогами до рівня цілісності безпеки;
- забезпечення гнучкої адаптації диверсних проєктів до різних архітектур ІКС.

Таким чином, запропоновані методи диверсної синхронізації, структурної варіативності логіки та програмно-апаратного функціонального розділення є прямою відповіддю на виклики сучасного етапу розвитку критично важливих цифрових систем керування.

ВИКЛАД ОСНОВНОГО МАТЕРІАЛУ

Однією з ключових задач підвищення надійності та відмовостійкості цифрових систем є зменшення ймовірності одночасного спрацьовування логічних вузлів, яке може призвести до конфліктів, перевантажень або аномалій в обробленні сигналів. Зокрема, у багатоканальних або розподілених цифрових системах на базі ПЛІС, де виконується паралельне оброблення даних, критично важливим є забезпечення часового розведення операцій – тобто диверсної синхронізації. Такий підхід дозволяє оптимізувати навантаження на логіку, уникнути перегріву або пікового перенасичення споживання елементів, підвищити часову рознесеність процесів.

Необхідність у диверсній синхронізації виникла при проєктуванні систем, у яких різні ядра або функціональні блоки працюють з однаковим або подібним періодом, але незалежними наборами даних або задач. У таких випадках запуск усіх блоків у один і той самий тактовий момент спричиняє різкий пік перемикаць елементів логіки, що негативно впливає на стабільність роботи системи. Саме тому виникла потреба у зсуві фаз тактування різних блоків, щоб забезпечити їхню часову розв'язку.

У загальному вигляді методика диверсної синхронізації передбачає зсув моментів запуску різних функціональних частин системи відносно один одного. Кожна така частина (умовно – ядро або функція) отримує власний фазовий зсув, що дозволяє розподілити навантаження по тактах (Рис. 1).

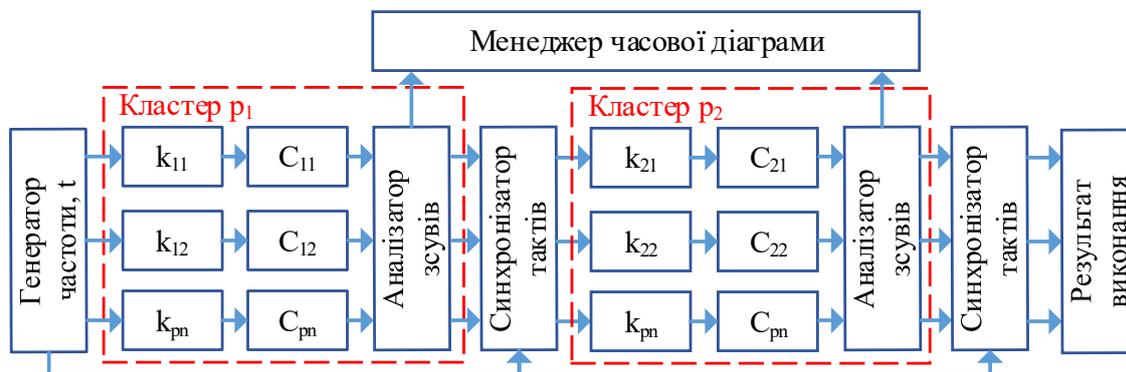


Рис. 1. Загальна схема кластеризованої системи диверсної синхронізації

Ключові етапи побудови такої системи:

- аналіз структури функцій або ядер системи: необхідно визначити, які з них виконуються незалежно, а які взаємодіють між собою;
- оцінка тривалості виконання кожної функції: від цього залежатиме можливість їхнього зсуву;
- формування таблиці перемикаць логіки (Табл. 1.): обчислюється кількість перемикаць елементів логіки в кожному такті роботи;

Побудова діаграми навантаження (тактової діаграми): дозволяє виявити піки навантаження. На цьому етапі здійснюється вимірювання або моделювання кількості перемикаць логічних елементів у кожному такті. Це дозволяє побачити так звану "тактову діаграму навантаження", яка слугує основою для подальшої оптимізації (Рис. 2.). Візуально такі діаграми часто мають яскраво виражені піки, які потрібно згладити;

- визначення зсувів: відбувається на основі мети – зменшення пікових значень перемикаць. Зсуви задаються у тактах або в абсолютному часі;
- застосування кластеризації: функції об'єднуються в кластери за принципом взаємозалежності та обмеження на затримку;
- впровадження зсувів та повторне моделювання: формується нова діаграма навантаження, проводиться аналіз ефективності.

Таблиця 1 відображає початкові дані активності кожного з каналів (C_1 , C_2 , C_3) у часовому розгортанні тактів (від t_1 до t_{16}). Наведено кількість перемикачів за такт для кожного каналу, суму перемикачів за кожен момент часу та середні значення, на яких видно наявність яскраво виражених піків (наприклад, $t_{10} = 23$), що може спричиняти перевантаження ресурсів ПЛІС. Ці первинні дані слугують базовим орієнтиром для оцінки потреби в синхронізаційному зсуві та подальшої оптимізації.

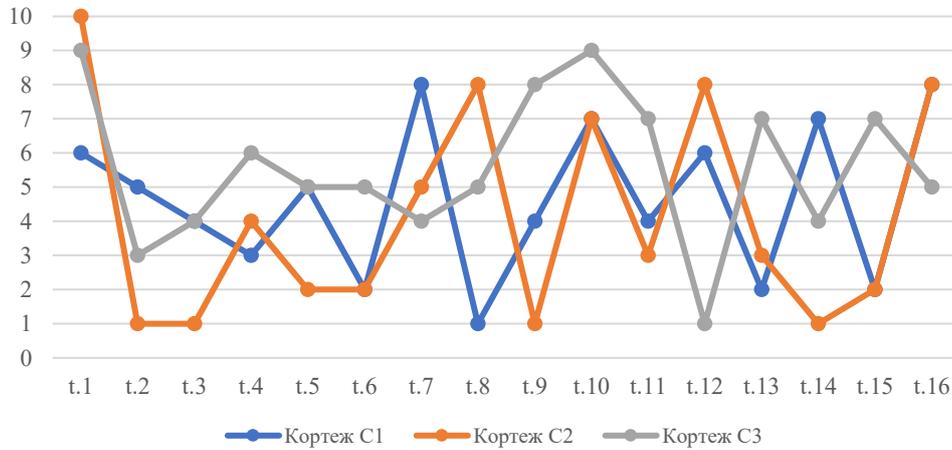


Рис. 2. Графік перемикачів логіки до зсуву

Таблиця 1

Кортежі, сума та середні значення первинної кількості перемикачів системи з трьох каналів

	t.1	t.2	t.3	t.4	t.5	t.6	t.7	t.8	t.9	t.10	t.11	t.12	t.13	t.14	t.15	t.16
Кортеж C_1	6	5	4	3	5	2	8	1	4	7	4	6	2	7	2	8
Кортеж C_2	10	1	1	4	2	2	5	8	1	7	3	8	3	1	2	8
Кортеж C_3	9	3	4	6	5	5	4	5	8	9	7	1	7	4	7	5
Сума спрацювань ($R_{\text{п}}$)	25	9	9	13	12	9	17	14	13	23	14	15	12	12	11	21
Середнє арифм.	8,3	3	3	4,3	4	3	5,7	4,7	4,3	7,7	4,7	5	4	4	3,7	7

Збільшення фазового зсуву дозволяє більш рівномірно розподілити навантаження, однак призводить до збільшення загального часу виконання повного циклу. Особливо це критично для систем, які працюють у реальному часі й мають жорсткі часові обмеження. Отже, потрібен компроміс між рознесенням навантаження і швидкістю. Оптимальний зсув визначається емпірично або за допомогою оптимізаційних методів.

Концепцію пошуку оптимального кластерного зсуву проілюстровано на Рисунку 3:

- формування та оброблення вхідних діаграм синхронізації;
- декомпозиція системи на кластери за піковими точками перемикачів;
- застосування зсувів кожному кластеру з урахуванням критичних шляхів;
- вирівнювання результатів роботи кластерів;
- аналіз метрик: пікове навантаження, середнє навантаження, дисперсія тощо.

Первинну діаграму навантаження каналів в тактованому просторі часу зображено на Рисунку 4. Завдяки фазовим зсувам вдалося зменшити кількість одночасних спрацювань каналів C_1 , C_2 та C_3 , що істотно знизило пік активності логіки ПЛІС. Як видно, блок C_1 починає роботу із запізненням на два такти, а блок C_3 – на один.

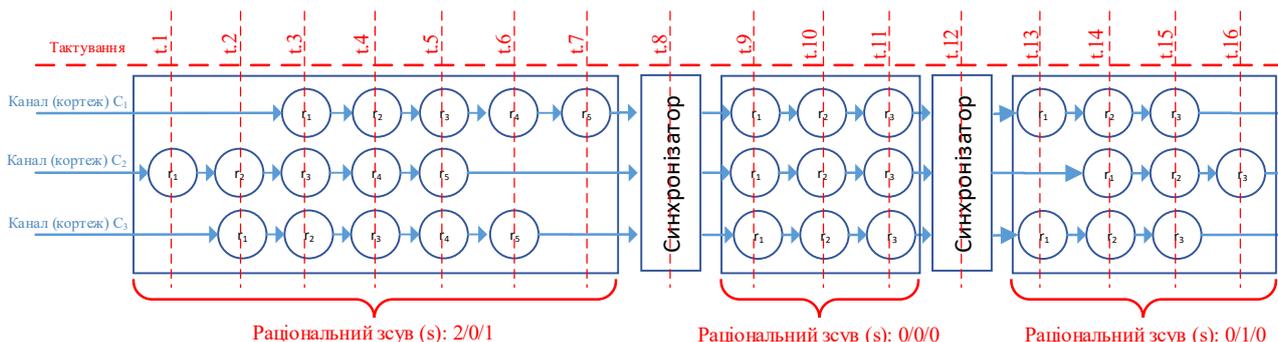


Рис. 3. Схема кластерного тактування каналів (кортежів) з використанням зсувів $\langle 2,0,1 \rangle$, $\langle 0,0,0 \rangle$, $\langle 0,1,0 \rangle$

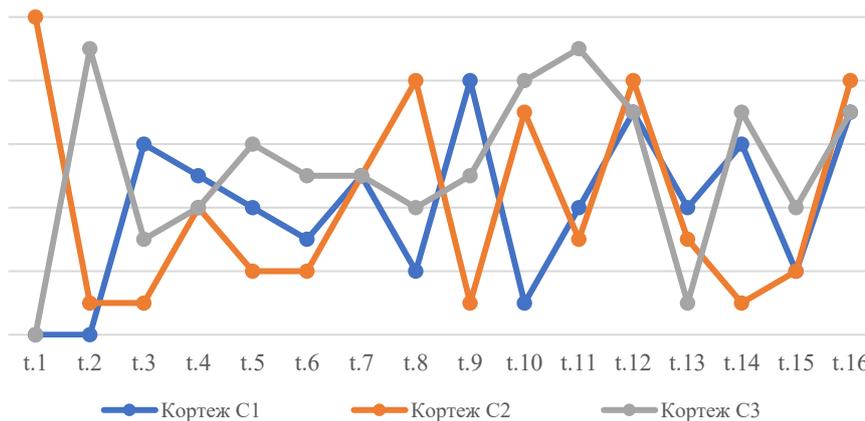


Рис. 4. Графік перемикаць логіки після запровадження методу диверсної синхронізації

Для оцінки ефективності використовується метрика R_{pt} , яка визначає сумарну кількість перемикаць, $R_{pt} = rp_1 + rp_2 + \dots + rp_t$, які дорівнюють сумі елементів кортежу натуральних чисел $Ср = \langle rp_1, rp_2, \dots, rp_t \rangle$ кількості спрацьовувань (r) елементів незалежної частини проекту (p), для кожного такту (t) системи. На основі цих даних будується графік перемикаць, з якого обираються кластери, і розраховується ефективність підходу.

Таблиця 2.

Дані кількості перемикаць після застосування зсувів кортежів триканальної системи

	t.1	t.2	t.3	t.4	t.5	t.6	t.7	t.8	t.9	t.10	t.11	t.12	t.13	t.14	t.15	t.16	t.17	t.18
Кортеж C_1			6	5	4	3	5	2	8	1	4	7	4	6	2	7	2	8
Кортеж C_2	10	1	1	4	2	2	5	8	1	7	3	8	3	1	2	8		
Кортеж C_3		9	3	4	6	5	5	4	5	8	9	7	1	7	4	7	5	
Сума спрацьовувань (R_{pt})	10	10	10	13	12	10	15	14	14	16	16	22	8	14	8	22	7	8
Середнє арифм.	3,3	3,3	3,3	4,3	4	3,3	5	4,7	4,7	5,3	5,3	7,3	2,7	4,7	2,7	7,3	2,3	2,7
Кількість спрацьовувань, %:	-60	11	11	0	0	11	-12	0	7,7	-30	14	47	-33	17	-27	4,8		

Таблиця 2 відображає нову картину активності після застосування зсувів до каналів:

- часові індекси зсунуті для кожного кортежу відповідно до значень зсуву;
- сума перемикаць у кожному такті стала більш збалансованою;
- внизу виведено відносну зміну навантаження у відсотках по кожному такту.

Порівняння Таблиці 1 та Таблиці 2 демонструє ефективність використання підходу оптимального кластерного зсуву – система демонструє зниження пікових значень.

Таблиця 3 містить параметри експериментального налаштування зсувів кортежів для кожного каналу (C_1, C_2, C_3), а також узагальнені метрики ефективності, зокрема:

- зсув кортежів (k_1, k_2, k_3): кількість тактів, на які зсунуто кожен з трьох каналів системи;
- кількість спрацьовувань, %: відносна зміна кількості перемикаць після зсуву (-39,4%) – свідчить про зниження активності логічних елементів;

– максимальна кількість одночасних перемикачів до та після зсуву ($R_{0m} \rightarrow R_{1m}$): зменшення з 25 до 22 підтверджує згладжування пікових навантажень.

Таблиця 3

Відображення кількості та статистики зсувів диверсної синхронізації

Зсув кортежу C_1 , тактів (k_1)	2
Зсув кортежу C_2 , тактів (k_2)	0
Зсув кортежу C_3 , тактів (k_3)	1
Відносна зміна кількості спрацьовувань, %:	-39,40
Макс. кількість одночасних перемикачів R_{0n}	25
Макс. кількість одночасних перемикачів R_{1n}	22

Ці метрики дозволяють кількісно оцінити ефект, отриманий внаслідок кластерного зсуву – зменшення навантаження як у сумарному, так і в піковому вираженні, що наглядно продемонстровано на Рисунку 5.

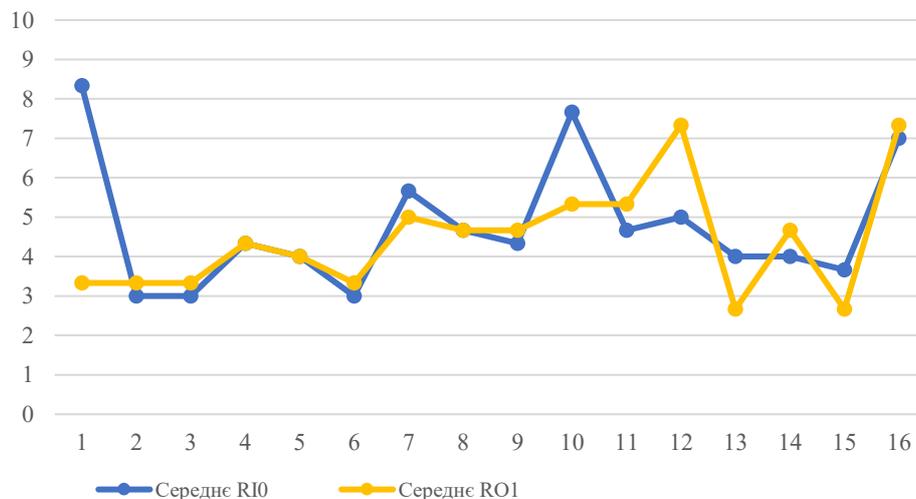


Рис. 5. Візуалізація зменшення пікових перемикачів до (R10) та після (RO1) застосування зсувів

Тож, початковий кортеж перемикачів $S_p = \{25, 9, 9, 13, 12, 9, 17, 14, 13, 23, 14, 15, 12, 12, 11, 21\}$ після застосування зсувів став більш згладженим $S'_p = \{10, 10, 10, 13, 12, 10, 15, 14, 14, 16, 16, 22, 8, 14, 8, 22, 7, 8\}$, що зменшило пікове навантаження з 25 до 22.

Проведене дослідження дозволило виявити такі типові помилки та обмеження:

- перевищення затримок: якщо зсув великий, дані можуть оброблятися із запізненням, що критично для систем реального часу;
- неврахування залежностей між функціями: деякі функції повинні запускатися після завершення попередніх – це обмежує можливості зсуву;
- неправильна кластеризація: помилки на етапі формування кластерів можуть погіршити результат;
- неповне врахування зовнішніх взаємодій: наприклад, зчитування через UART або Ethernet має жорсткі таймінги.

Для гнучкості підходу до диверсної синхронізації доцільно ввести класифікацію зсувів за трьома критеріями:

- часовий зсув: класичний варіант, коли функції починають свою роботу з відставанням на фіксовану кількість тактів. Найбільш розповсюджений, добре підтримується інструментами ПЛІС;
- подієвий зсув: функція активується не через певний інтервал, а після події (наприклад, закінчення іншої задачі або прихід сигналу). Має динамічний характер, але потребує наявності логіки тригерів;
- логічний (функціональний) зсув: реалізується на рівні зміни структури логіки або алгоритмів, наприклад, через чергування етапів обчислень у різних блоках.

У конкретних реалізаціях доцільно поєднувати кілька типів зсувів, якщо це не суперечить вимогам реального часу та логічної послідовності оброблення.

Додатково до методу диверсної синхронізації пропонуються нові види диверсності для програмовних систем з урахуванням специфіки ПЛІС-технології та варіантів апаратної реалізації:

1. Структурно-просторова диверсність матриць логічних елементів з використанням “смарт-компіляції” проекту Quartus;
2. Диверсність таймінгу проходження сигналів шляхом зміни налаштувань оптимізації аналізу та синтезу;
3. Диверсність програмно-апаратних засобів і процедур підрахунку контрольної суми (фундаментально різний принцип обробки масива даних (ROM-пам’яті програми)).

ВИСНОВКИ З ДАНОГО ДОСЛІДЖЕННЯ І ПЕРСПЕКТИВИ ПОДАЛЬШИХ РОЗВІДОК У ДАНОМУ НАПРЯМІ

У цій роботі розглянуто сучасні підходи до реалізації функційної диверсності в цифрових системах керування на базі ПЛІС, орієнтованих на використання в інформаційно-керуючих системах безпеки критичних об’єктів, зокрема атомних електростанцій. Основну увагу приділено практичному застосуванню методів диверсної синхронізації.

Показано, як цілеспрямований зсув тактових фронтів дозволяє зменшити пікове перемикання логіки, знизити енергоспоживання та підвищити толерантність до синхронних збоїв.

Запропоновані підходи успішно реалізовані в низці модулів на базі ПЛІС, і пройшли перевірку відповідно до міжнародних стандартів сертифікації. Це підтверджує їхню практичну придатність та можливість масштабування для інших класів критичних систем – у тому числі в енергетиці, транспорті, авіації та промисловій автоматизації.

Таким чином, розроблені методики диверсифікації відкривають нові можливості для побудови надійних цифрових архітектур із передбачуваною поведінкою та підвищеним рівнем захищеності від корельованих помилок. Наступні дослідження доцільно спрямувати на детальний кількісний аналіз і симуляцію впливу запропонованих методів на значення метрик диверсності і зменшення ризиків відмов за загальною причиною для систем на програмовних платформах.

References

1. Kumar S. Common Cause Failures and Dependency Modeling in Single and Multiunit NPP Sites. In: Kumar S., editor. *Reliability and Probabilistic Safety Assessment in Multi-Unit Nuclear Power Plants*. Academic Press; 2023. P. 201-220. <https://doi.org/10.1016/B978-0-12-819392-1.00012-6>
2. R. A. Travi and C. Garcia, "An Evaluation of the Diverse Actuation System in Nuclear Power Plants," *2022 IEEE International Conference on Automation/XXV Congress of the Chilean Association of Automatic Control (ICA-ACCA)*, Curicó, Chile, 2022, pp. 1-6, <https://doi.org/10.1109/ICA-ACCA56767.2022.10006009>
3. Panarin A. The principle of diversity and multiversion technologies for protection systems of nuclear power plant reactors. *Propilei prava ta bezpeky*. 2025, No. 8, pp. 260–263. <https://doi.org/10.32620/pls.2025.8.67>
4. Panarin A., Kharchenko V., Zemlianko H. Advanced Classifier for Expert Assessment of Diversity and Cost of NPP Information and Control Systems. *Measuring Equipment and Metrology*. 2025, 86(4), P. 52-57. <https://doi.org/10.23939/istcmtm2025.04.052>
5. Li B., Li J., Huang X. Improving Software Reliability in Nuclear Power Plants via Diversity in the Requirements Phase: An Experimental Study. *Energies*. 2025, 18, 4794. <https://doi.org/10.3390/en18184794>
6. NUREG/CR-7007. Diversity Strategies for Nuclear Power Plant Instrumentation and Control Systems
7. Perepelitsyn A., Illiashenko O., Duzhyi V., Kharchenko V. Application of FPGA Technology for the Development of Multi-Version Safety-Critical NPP Instrumentation and Control Systems. *Nuclear and Radiation Safety*. 2020, 2(86), P. 52–61. [https://doi.org/10.32918/nrs.2020.2\(86\).07](https://doi.org/10.32918/nrs.2020.2(86).07)
8. Björkman K., Pakonen A. Analyzing Defense-in-Depth Properties of Nuclear Power Plant Instrumentation and Control System Architectures Using Ontologies. *13th Nuclear Plant Instrumentation, Control and Human-Machine Interface Technologies (NPIC&HMIT 2023)*, Knoxville, TN, USA, 2023, P. 1590-1599. ANS. <https://doi.org/10.13182/NPIC&HMIT23-41042>
9. Bao H., Shorthill T., Zhang H. Hazard Analysis for Identifying Common Cause Failures of Digital Safety Systems Using a Redundancy-Guided Systems-Theoretic Approach. *Annals of Nuclear Energy*. 2020, 148, 107686. <https://doi.org/10.1016/j.anucene.2020.107686>
10. Jusuf F. N., Susanto A. M., Waluyo A., Siwhan N. Review on Defenses Against Common Cause Failures on Digital Safety Systems. *AIP Conference Proceedings*. 2021, 2374(1), 060012. <https://doi.org/10.1063/5.0058933>
11. Kharchenko V., Illiashenko O., Sklyar V. Invariant-Based Safety Assessment of FPGA Projects: Conception and Technique. *Computers*. 2021, 10, 125. <https://doi.org/10.3390/computers10100125>
12. Snider R. Introduction to Intel Quartus Prime. In: *Advanced Digital System Design using SoC FPGAs*. Springer, 2023. https://doi.org/10.1007/978-3-031-15416-4_6